(19)日本国特許庁（ＪＰ）　(12)公開特許公報（Ａ）　(11)特許出願公開番号
特開2000－340530
（P2000－340530A）
(43)公開日　平成12年12月８日(2000.12.8)

(51)Int.Cl.⁷	識別記号	ＦＩ	テーマコード（参考）
Ｈ０１Ｌ　21/304	６０１	Ｈ０１Ｌ　21/304	６０１Ｂ　５Ｆ０４３
	６２１		６２１Ｅ
	６３１		６３１
21/02		21/02	Ｂ
21/306		21/306	Ｂ

審査請求　未請求　請求項の数６　ＯＬ　（全６頁）

(21)出願番号　特願平11－147788

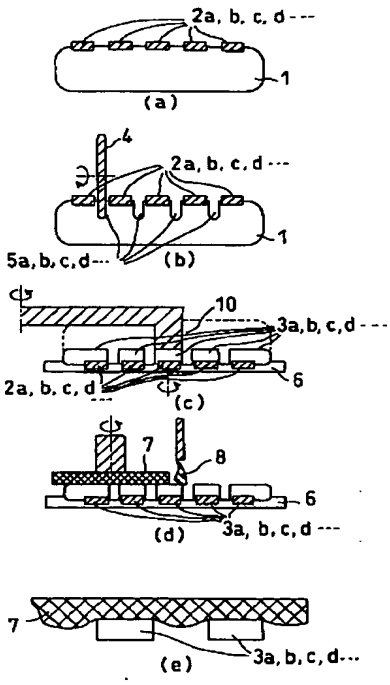
(22)出願日　平成11年５月27日(1999.5.27)

(71)出願人　000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72)発明者　須藤　正昭
神奈川県横浜市磯子区新磯子町33番地　株式会社東芝生産技術研究所内
(72)発明者　中吉　英夫
神奈川県川崎市幸区小向東芝町１番地　株式会社東芝多摩川工場内
(74)代理人　100081732
弁理士　大胡　典夫　（外１名）

Ｆターム(参考)　5F043 AA01 BB02 DD30 EE35 FF01
FF07 FF10 GG01

(54)【発明の名称】　半導体装置およびその製造方法

(57)【要約】
【課題】　抗折強度の十分な強度を確保した半導体チップを具備した極めて薄い半導体装置とその製造方法。
【解決手段】　半導体ウエハ１の薄肉化加工が終了後に、形成されている半導体チップ３ａ、３ｂ、３ｃ・・・３ｎの裏面に対して面取り加工を行う。



1

【特許請求の範囲】

【請求項１】　回路形成面の裏面を構成するチップエッジ部の少なくとも一部が面取りされている半導体装置。

【請求項２】　回路形成面に対する裏面側の少なくとも一部のエッジ部が丸められていることを特徴とする半導体装置。

【請求項３】　回路形成面に対する裏面側の少なくとも一部のエッジ部にテーパが形成されていることを特徴とする半導体装置。

【請求項４】　ウエハの回路形成面に所定の深さの溝を加工した後に、前記ウエハの裏面に対して裏面薄肉化加工を行う半導体装置の製造方法において、前記薄肉化加工後に、生じるエッジ部について面取り加工を行うことを特徴とする半導体装置の製造方法。

【請求項５】　前記面取り加工は、弾性パッドを用いたポリシング加工であることを特徴とする請求項４記載の半導体装置の製造方法。

【請求項６】　前記面取り加工は、ケミカルエッチング加工であることを特徴とする請求項４記載の半導体装置の製造方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、電子機器に用いられるロジックやメモリ等の半導体装置およびその製造方法に関する。

【０００２】

【従来の技術】パソコンや携帯電話等の情報機器や、カメラ一体型ＶＴＲなどのＡＶ機器の薄型小型化、軽量化、高機能化の進展は著しい。このため、これらに用いられている電子部品は、より薄くて小さいものが要求されている。最近のパッケージ用としてボール状のバンプで面上に接続するボールグリットアレイ（ＢＧＡ）や、パッケージをチップとほぼ同じサイズにしたチップサイズパッケージ（ＣＳＰ）などの実装方法が開発されてきた。当然のことながら、パッケージの中身であるチップの肉厚も薄くしなければならない。

【０００３】通常の半導体装置の製造工程の概要は、図５にフローチャートを、図６（ａ）～（ｄ）にそれらの模式説明図を示すように、まず、図６（ａ）に示すように半導体ウエハ（ベアチップ）３１に素子（薄膜回路）３２ａ、３２ｂ、３２ｃ・・・３２ｎを形成する（Ｓ２１）。いわゆるウエハ工程である素子形成工程（Ｓ２２）と、素子（薄膜回路）３２ａ、３２ｂ、３２ｃ・・・３２ｎの形成終了後の半導体ウエハを枡目状に切断分割して得られた多数の半導体チップ３３ａ、３３ｂ、３３ｃ・・・３３ｎをフレームやケースに実装するための実装工程（Ｓ２３）とから構成されている。

【０００４】これらの工程で、素子３２ａ、３２ｂ、３２ｃ・・・３２ｎを形成終了後の半導体ウエハ３１を半導体チップ３３ａ、３３ｂ、３３ｃ・・・３３ｎに分割する場合、分割に先立ってまず、半導体ウエハ３１の素子形成面の裏面を研削もしくはラッピング等によって一様に薄肉化研削して半導体ウエハ３１の厚みを薄肉化する（Ｓ２４）。

2

【０００５】この薄肉化研削は、図６（ｂ）に示すように素子形成面を被覆テープ３６で保護して図示しない加工装置のチャック上に載置固定し、半導体ウエハ３１と砥石３４をそれぞれ回転させるインフィード研削方式で厚み方向に薄く削っていく。薄肉化研削後には、図６（ｃ）に示すようにパッド３５とスラリー３６を用いたポリシング加工などでウエハ裏面に鏡面加工を施す場合もある（Ｓ２５）。

【０００６】その後、半導体ウエハ３１の裏面にチップのマウント性をよくするため金属薄膜を蒸着するなどの必要なメタライズ加工を行った後、図６（ｄ）に示すようにスクライピングプローブやダイヤモンドホイールもしくはダイヤモンドブレード等の超硬工具３７で、半導体ウエハ３１の素子形成面に枡目状に多数の溝３８ａ、３８ｂ、３８ｃ・・・３８ｎを切り込むダイシング加工により半導体ウエハ３１を多数の半導体チップ３３ａ、３３ｂ、３３ｃ・・・３３ｎに分割する（Ｓ２６）。

【０００７】そして、このようにして得られた半導体チップ３３ａ、３３ｂ、３３ｃ・・・３３ｎはフレーム等への実装工程において、例えば、リードボンディングや、絶縁性ペーストもしくはＡｇ含有導電性ペーストを用いてリードフレームに接合する（Ｓ７）。

【０００８】その後、封止材で封止されてパッケージングする（Ｓ８）。

【０００９】

【発明が解決しようとする課題】しかしながら、上述の製造方法で半導体装置を製造した場合は、チップの形成は、ウエハ状態でのチップを薄く加工し、その後にウエハ内の多数のチップを個片化するためのダイシング加工を行って分離している。そのため、この方法では薄いチップを製作しようとした場合に、裏面研削を終えて次のダイシング加工に至る間の搬送等においてウエハが割れを起こす確率が極めて高くなる。

【００１０】例えば、携帯用の各種電子機器に用いられた場合等で、使用状態によって応力が生じ、チップが曲げられたり、撓んだりした場合にはチップにクラックが入り易い。そのため、チップの抗折強度の点では、まだ、向上のために改良の余地が存在する。

【００１１】本発明はこれらに事情にもとづいて成されたもので、抗折強度の十分な強度を確保した半導体チップを具備した極めて薄い半導体装置とその製造方法を提供することを目的としている。

【００１２】

【課題を解決するための手段】請求項１の発明による手段によれば、回路形成面の裏面を構成するチップエッジ部の少なくとも一部が面取りされている半導体装置であ

る。

【００１３】また請求項２の発明による手段によれば、回路形成面に対する裏面側の少なくとも一部のエッジ部が丸められていることを特徴とする半導体装置である。

【００１４】また請求項３の発明による手段によれば、回路形成面に対する裏面側の少なくとも一部のエッジ部にテーパが形成されていることを特徴とする半導体装置である。

【００１５】また請求項４の発明による手段によれば、ウエハの回路形成面に所定の深さの溝を加工した後に、前記ウエハの裏面に対して裏面薄肉化加工を行う半導体装置の製造方法において、前記薄肉化加工後に、生じるエッジ部について面取り加工を行うことを特徴とする半導体装置の製造方法である。

【００１６】また請求項５の発明による手段によれば、前記面取り加工は、弾性パッドを用いたポリシング加工であることを特徴とする半導体装置の製造方法である。

【００１７】また請求項６の発明による手段によれば、前記面取り加工は、ケミカルエッチング加工であることを特徴とする半導体装置の製造方法である。

【００１８】

【発明の実施の形態】以下本発明の実施の形態を図面を参照して説明する。

【００１９】本発明の半導体装置の製造工程の概要は、図１にフローチャートを、図２（ａ）～（ｅ）にそれらの模式説明図を示すように、まず、図２（ａ）に示すように半導体ウエハ（ベアチップ）１に素子（薄膜回路）２ａ、２ｂ、２ｃ・・・２ｎを形成する（Ｓ１）。いわゆるウエハ工程である素子形成工程（Ｓ２）と、素子（薄膜回路）２ａ、２ｂ、２ｃ・・・２ｎを形成終了後の半導体ウエハ１を枡目状に切断分割して得られた多数の半導体チップ３ａ、３ｂ、３ｃ・・・３ｎをフレームやケースに実装するための実装工程（Ｓ３）とから構成されている。

【００２０】実装工程（Ｓ３）では、まず、図１（ｂ）に示すように素子（薄膜回路）２ａ、２ｂ、２ｃ・・・２ｎを形成した厚さ４００μｍ半導体ウエハ１に、素子（薄膜回路）２ａ、２ｂ、２ｃ・・・２ｎを形成した面からブレード４でダイシンクして縦横に枡目状に深さ１４０μｍの溝５ａ、５ｂ、５ｃ・・・５ｎを切り込み、半導体ウエハ１をハーフカット状態又は全カットに近い状態にする（Ｓ４）。

【００２１】次に、半導体ウエハ１の素子形成面の裏面を研削もしくはラッピング等によって一様に薄肉化研削加工して半導体ウエハ１の厚みを薄肉化する（Ｓ５）。

【００２２】この薄肉化研削加工は、図１（ｃ）に示すように素子（薄膜回路）２ａ、２ｂ、２ｃ・・・２ｎが形成された面に回路保護用の被覆テープ６を貼り、被覆テープ６で被覆した素子（薄膜回路）２ａ、２ｂ、２ｃ・・・２ｎの形成面の反対側、すなわち半導体ウエハ１

の裏面を研削で削り込んで半導体ウエハ１の肉厚を薄くする。この研削は、図示しない立軸型のインフィード研削盤を用いて行う。平滑平面を有する多孔質チャックに半導体ウエハ１を載置し、加工中は真空ポンプにより真空吸引して半導体ウエハ１の固定を図る。

【００２３】半導体ウエハ１を多孔質チヤツクで固定した後は、半導体ウエハ１と多孔質チャックを３００ｒｐｍで回転させ、３０００ｒｐｍで高速回転させたカップ型ダイヤモンド砥石１０を用いて、半導体ウエハ１の厚み方向に５０μｍ／ｍｉｎ程度の送り速度により切り込みを与えながら加工する。カップ型ダイヤモンド砥石１０は、粒度＃３６０～＃３０００程度で、結合剤として熱硬化性樹脂またはセラミックのものを適用した。これらの研削によつて半導体ウエハ１を薄く加工していくと、先にダイシング加工した溝５ａ、５ｂ、５ｃ・・・５ｎ部に到達した段階で半導体チップ３ａ、３ｂ、３ｃ・・・３ｎは個片化される。

【００２４】なお、半導体チップ３ａ、３ｂ、３ｃ・・・３ｎの裏面に、例えば、高周波素子にとって必要な金属薄膜などを蒸着法によって形成する場合には、半導体ウエハ１を被覆テープ６で補強した状態で蒸着を行うことができる。

【００２５】次に、弾性パッド７とスラリー８を用いたポリシング加工を行う（Ｓ６）。図１（ｄ）に示すように、弾性パッド７には弾性のあるポリウレタンを適用し、スラリー８には粒径０．１μｍ以下のシリカ（SiO_2）微粒子とアミン添加剤と分散剤と純水から成るものを適用した。

【００２６】これらの弾性パッド７とスラリー８を用いて、先に個片化した半導体チップ３ａ、３ｂ、３ｃ・・・３ｎをポリシングすると、チップエッジ部において、図１（ｅ）に示すように、弾性パッド７の弾性作用に起因した荷重集中が起きる。この結果、チップエッジ部での除去レートが高まり、チップエッジ部を丸める面取りを行うことができる。なお、アミン添加剤は化学的に半導体チップ３ａ、３ｂ、３ｃ・・・３ｎをエッチングする作用もあり、そのため、ケミカルエッチングの作用も加味される。

【００２７】なお上述した例では、チップエッジ部を丸める方法としてポリシング加工を適用したが、図示しない高速回転状態の半導体ウエハ１に、強酸の薬液を流動させて行うケミカルエッチング方法も半導体チップ３ａ、３ｂ、３ｃ・・・３ｎのチップエッジ部を傾斜させるか、あるいは丸める方法として有効な方法である。この場合、半導体ウエハ１が回転していても、表面張力の影響によりはエッジ部に沿う流れが発生しないので、エッジ部での除去レートが高まり、チップエッジ部を傾斜させるか、あるいは丸める面取り作用が生じる。

【００２８】このようにして得られた半導体チップ３ａ、３ｂ、３ｃ・・・３ｎはフレーム等への実装工程に

おいて、例えば、リードボンディングや、絶縁性ペーストもしくはＡｇ含有導電性ペーストを用いてリードフレームに接合する（Ｓ７）。

【００２９】その後、図示しない封止材で封止されてパッケージングする（Ｓ８）。

【００３０】図３（ａ）は、比較例として従来の加工方法による半導体チップ３ａ´、３ｂ´、３ｃ´・・・３ｎ´の外形を示す（チップエツジ部に欠け、割れが発生している）。

【００３１】一方、図３（ｂ）は、本発明の加工方法による半導体チップ３ａ、３ｂ、３ｃ・・・３ｎの外形を示す（欠けや割れが生じていたチップエッジ部は丸められている）。両者の半導体チップ３ａ″、３ｂ″、３ｃ″・・・３ｎ″を曲げたり、撓ませたりした場合には、本発明によるものが強度的に強く、抗折強度が高いため、破壊されにくい。

【００３２】また、実装工程（Ｓ３）で図４（ａ）に示すようにダイボンド用接着層１１を形成するときは、上述の弾性パッド７とスラリー８を用いたポリシング加工を行う。素子が被覆テープ６で保護されている半導体チップ３ａ、３ｂ、３ｃ・・・３ｎの裏面のチップエッジ部を丸める面取りを行った後に、スクリーン印刷法を用いるか或いはその他の適当な方法によってエポキシ樹脂含有のペーストを半導体ウエハ１の裏面全体にわたって一様な厚さに塗布した後、温度８０℃で１時間程度のベーキングを行うことにより、半導体ウエハ１の裏面に厚さ１５μｍ程のＢステージ状態のダイボンド接着層１１を形成する（ダイボンド接着層１１の形成に用いるペーストは絶縁性のものでも、導通性のものでもよいが、後者は、半導体チップ３ａ、３ｂ、３ｃ・・・３ｎ裏面から電極を取出す形式のデバイスを製造するときに使用するのに適している）。

【００３３】しかる後、図４（ｂ）に示すようにダイボンド接着層１１の下面に片面粘着シート１２を貼りつけるとともに上面用の被覆テープ６を剥離する。この場合、被覆テープ６を一方の側から順に剥離していくことにより半導体ウエハ１１に上向きの曲げモーメントが作用するため溝５ａ、５ｂ、５ｃ・・・５ｎの底面部に亀裂１ｂが入り、その結果、それまでは各溝５ａ、５ｂ、５ｃ・・・５ｎで互いに表面側のみが分離されていた各半導体チップ３ａ、３ｂ、３ｃ・・・３ｎが完全に分離される。

【００３４】被覆テープ６を剥離した後、図４（ｃ）に示すように片面粘着シート１２を矢印ｆの方向に加熱して伸展するが、各半導体チップ３ａ、３ｂ、３ｃ・・・３ｎの間の溝５ａ、５ｂ、５ｃ・・・５ｎも広がり、次のダイボンディング工程において半導体チップ３ａ、３ｂ、３ｃ・・・３ｎのピックアップが容易になる。個のとき、片面粘着シート１２を加熱せずに矢印方向ｆの張力を加えて伸展させる方法を用いてもよい。

【００３５】なお、ダイボンディング工程においては、片面粘着シート１２上から各半導体チップ３ａ、３ｂ、３ｃ・・・３ｎをピックアップしてダイボンディングを行うが、各半導体チップ３ａ、３ｂ、３ｃ・・・３ｎの下面には予め半硬化されたダイボンド接着層１１が形成されているので、直ちにダイボンディングを行うことができ、しかも、各半導体チップ３ａ、３ｂ、３ｃ・・・３ｎの下面のダイボンド接着層１１の厚さは予め厳密に制御されているため、ダイボンディング時に接着剤の這い上がりが生することはない。

【００３６】また、被覆テープ６及び片面粘着シート１２の代わりに接着力の異なる平坦で剥離性のよい塗膜を便用してもよく、また半導体ウエハ１裏面の除去加工としてダイヤモンドホイールによる研削ばかりでなく、ラッピングもしくはケミカルエッチング等の方法を用いてもよい。

【００３７】以上に述べたように、本発明の製造方法を用いれば、半導体チップのチップエッジ部を丸めたり、テーパとすることができるので、厚み１００μｍ以下極めて薄い半導体チップに対してもチップ強度を保てる。また、製造工程や半導体チップを製品に用いた際のチップの割れ、欠け不良の低減とコスト増の抑止が可能となった。

【００３８】

【発明の効果】本発明によれば、極めて薄い半導体チップを不良を少なくして容易に加工し、極めて薄い半導体装置が得られる。また、半導体装置の製造を容易にし、その製造コストを低減すせる効果も得られる。

【図面の簡単な説明】

【図１】本発明の半導体装置の製造工程の概要を示すフローチャート。

【図２】（ａ）～（ｅ）は、本発明の半導体装置の製造工程の概要を示すフローチャートに対応した模式説明図。

【図３】（ａ）従来の加工法による半導体チップの加工面の斜視図、（ｂ）本発明の加工法による半導体チップの加工面の斜視図

【図４】（ａ）～（ｃ）は、ダイボンド用接着層を形成後の各工程の説明図。

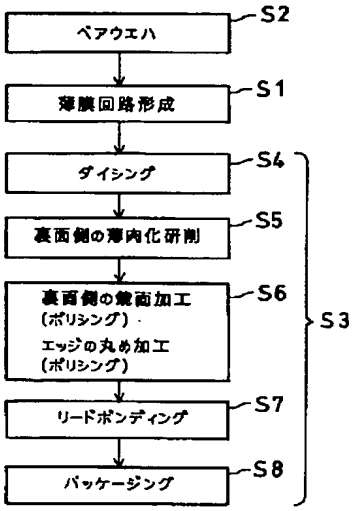
【図５】従来の半導体装置の製造工程の概要を示すフローチャート。

【図６】（ａ）～（ｄ）は、従来の半導体装置の製造工程の概要を示すフローチャートに対応した模式説明図。

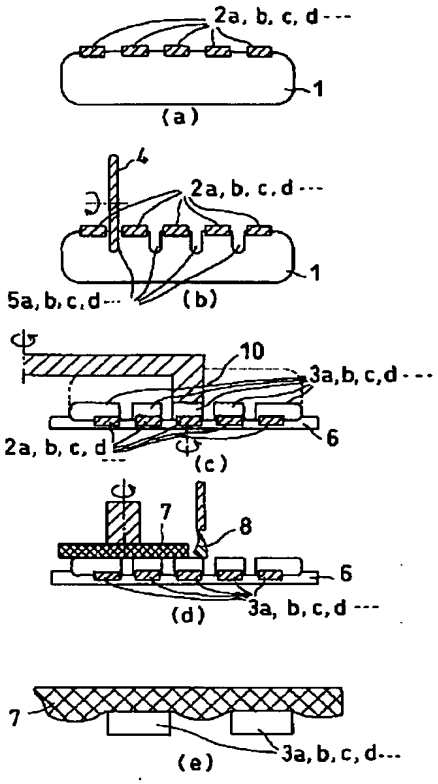
【符号の説明】

１…半導体ウエハ、２ａ、２ｂ、２ｃ・・・２ｎ…素子（薄膜回路）、３ａ、３ｂ、３ｃ・・・３ｎ…半導体チップ、４…ブレード、５ａ、５ｂ、５ｃ・・・５ｎ…溝、６…被覆テープ、７…弾性パッド、１０カップ型ダイヤモンド砥石

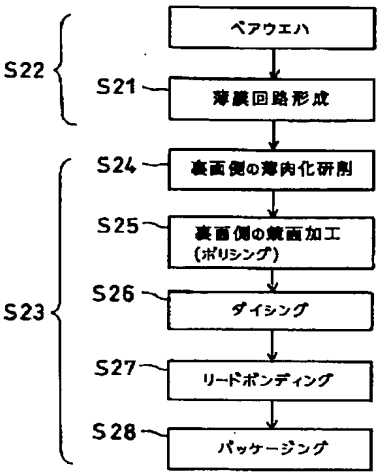
【図１】


ベアウエハ
S2
薄膜回路形成
S1
ダイシング
S4
裏面側の薄肉化研削
S5
裏面側の鏡面加工
(ポリシング)
エッジの丸め加工
(ポリシング)
S6
S3
リードボンディング
S7
パッケージング
S8

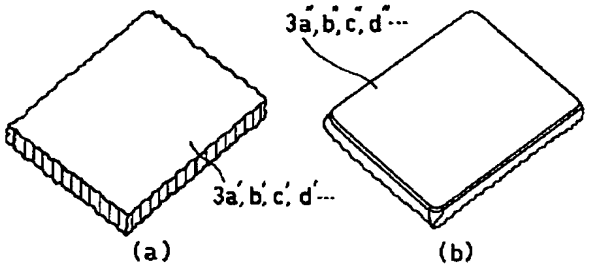
【図２】


2a, b, c, d---
1
(a)
4
2a, b, c, d---
1
5a, b, c, d---
(b)
10
3a, b, c, d---
6
2a, b, c, d---
(c)
7
8
6
(d)
3a, b, c, d---
7
(e)
3a, b, c, d---

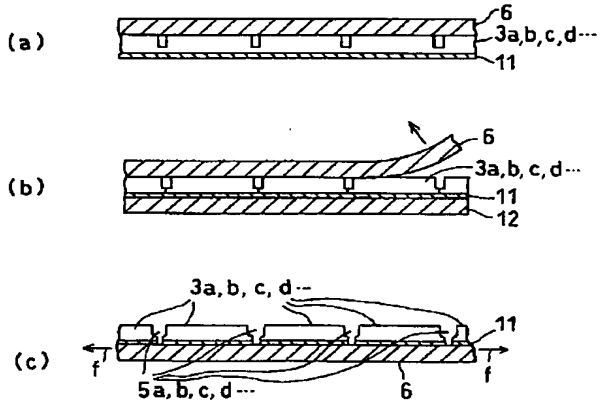
【図５】


S22
ベアウエハ
S21
薄膜回路形成
S24
裏面側の薄肉化研削
S25
裏面側の鏡面加工
(ポリシング)
S23
S26
ダイシング
S27
リードボンディング
S28
パッケージング

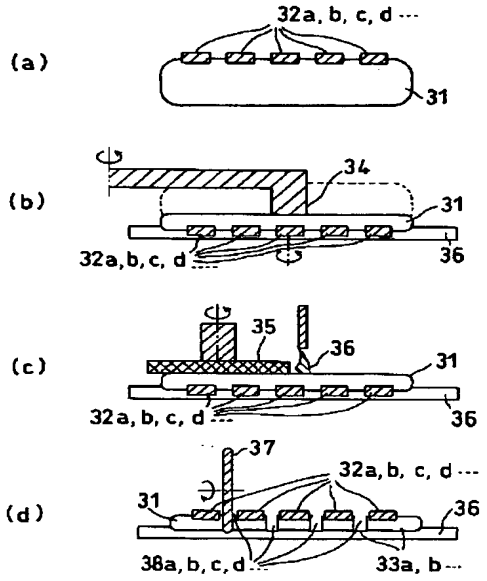
【図３】


3a', b', c', d'---
3a', b', c', d'---
(a)
(b)

【図４】


(a)
6
3a, b, c, d---
11
(b)
6
3a, b, c, d---
11
12
(c)
3a, b, c, d---
11
f
f
5a, b, c, d---
6

【図６】


(a)
32a, b, c, d ---
31
(b)
34
31
32a,b,c, d
36
(c)
35
36
31
32a, b, c, d
36
(d)
37
32a, b, c, d ---
31
36
38a, b, c, d
33a, b ---